

Cite No. 1

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.

G02F 1/133

G02F 1/136

[12] 发明专利申请公开说明书

[21] 申请号 00126983.6

[43] 公开日 2001 年 3 月 14 日

[11] 公开号 CN 1287287A

[22] 申请日 2000.9.1 [21] 申请号 00126983.6

[30] 优先权

[32] 1999.9.3 [33] JP [31] 249991/1999

[71] 申请人 松下电器产业株式会社

地址 日本国大阪府

[72] 发明人 满生敦士 田洼米治 中川毅

[74] 专利代理机构 上海专利商标事务所

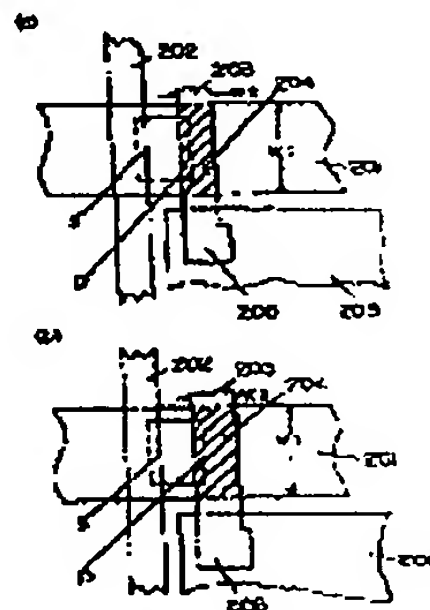
代理人 孙敬国

权利要求书 2 页 说明书 10 页 附图页数 6 页

[54] 发明名称 有源矩阵型液晶显示元件及其制造方法

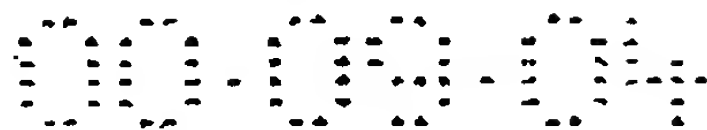
[57] 摘要

一种有源矩阵型液晶显示元件及其制造方法,其特点是,作为像素输出配线部分一部分的漏极与作为扫描线一部分的栅极大致垂直配置。由此,栅极与漏极间有重叠部分。该重叠部分在栅极与漏极间形成寄生电容。该寄生电容构成闪变抑制手段,并设置在作为扫描线像素输出配线部分一部分的漏极附近。通过调整重叠部分的大小对闪变抑制手段进行配置,使得在扫描线信号的输入端和其远端具有不同的寄生电容。这样减轻了闪变,改善了画面均匀性,提高了质量。



ISSN 1008-4274

知识产权出版社出版



权 利 要 求 书

1. 一种有源矩阵型液晶显示元件，其特征在于，在基板上配置有多根扫描线，多根信号线，多根像素电极，和包含扫描线输入部分、信号线输入部分及像素输出配线部分的多个开关元件；所述信号线输入部分与所述像素输出配线部分相互相向且大致平行配置，而且它们与所述扫描线大致垂直配置成矩阵状；所述像素电极和所述开关元件设置在所述扫描线与所述信号线交点附近；所述扫描线连接所述开关元件的所述扫描线输入部分，所述信号线连接所述开关元件的所述信号线输入部分，所述像素电极连接所述开关元件的所述像素输出配线部分；在所述像素输出配线部分附近设置有抑制该有源矩阵型液晶显示元件的馈通电压在扫描线输入端侧与其远端侧不同引起的显示画面闪变的闪变抑制手段。

2. 如权利要求 1 所述的有源矩阵型液晶显示元件，其特征在于，所述闪变抑制手段是所述像素输出配线部分的一部分，配置在远离所述信号线输入部分一侧。

3. 如权利要求 1 所述的有源矩阵型液晶显示元件，其特征在于，通过在扫描线上像素输出配线部分附近留有的空间部分调整所述像素输出配线部分的配线宽度进行所述闪变抑制手段的寄生电容调整。

4. 如权利要求 1 至 3 任一权利要求所述的有源矩阵型液晶显示元件，其特征在于，所述扫描线、信号线和像素输出配线部分分别连接 TFT 的栅极、源极和漏极，通过调整远离所述源极侧的所述漏极一部分的配线宽度进行所述闪变抑制手段的寄生电容调整。

5. 如权利要求 1 所述的有源矩阵型液晶显示元件，其特征在于，所述闪变抑制手段中从扫描线的输入端侧至其远端侧的寄生电容的大小是，输入端侧的小，而其远端侧的大。

6. 如权利要求 5 所述的有源矩阵型液晶显示元件，其特征在于，从扫描线输入端侧至其远端侧，以块为单位进行所述闪变抑制手段中电容的调整。

7. 一种有源矩阵型液晶显示元件的制造方法，其特征在于，在制造如权利要求 1 至 6 任一权利要求所述的有源矩阵型液晶显示元件时，改变曝光条件以制备闪变抑制手段。

8. 一种有源矩阵型液晶显示元件的制造方法，其特征在于，在制造如权

00.00.04

利要求 1 至 6 任一权利要求所述的有源矩阵型液晶显示元件时，按照曝光用掩模规格制备闪变抑制手段。

说明书

有源矩阵型液晶显示元件及其制造方法

本发明涉及用于 OA 设备或 AV 设备等的有源矩阵型液晶显示元件及其制造方法。尤其涉及大画面(Large areas)、高画质(High picture quality)和高分辨率(High definition)的液晶显示元件。

当前,使用液晶的显示元件正广泛地应用于摄像机(Video camera)的取景器(View finder)或彩色 TV,并且应用于高分辨率投射式(High Definition projection-type)TV、个人计算机(Personal computer)、字处理器(Word processor)、液晶监视器等信息显示终端(Information display terminal)等各种领域,进而蓬勃开发并商品化。特别是采用薄膜(Thin film)晶体管(下面用 TFT 表示)作为开关元件的有源矩阵型 TN(Twisted Nematic: 旋转向列的)液晶显示器件,它的一大特征是即使大容量显示也保持高对比度。如今,市场上大大急需膝上个人计算机或笔记本个人计算机以及工程设计工作站用的大型大容量全彩色显示器,为了适应这种情况正在积极进行开发并商品化。

有源矩阵型是一种与已有单纯矩阵(直接矩阵: Direct matrix)型相比较的液晶驱动方式,该方式在配置于矩阵上的像素电极(Pixel electrode)分别设置有源的 TFT 等开关元件,通过这些开关元件分别向各像素电极提供电信号,控制液晶的光学特性。该驱动方式在原理上可减少单纯矩阵方式中见到的串扰(Crosstalk),是一种极其适合液晶显示元件的大画面、高分辨率、多灰度显示(multi-tone reproduction)的方式。

但是,即使在这样的有源矩阵型液晶显示器件中,随着显示元件的画面增大、分辨率的提高,其画质不可避免地也会有某种程度的下降。尤其是会出现这样的问题,即随着显示元件的画面增大,扫描线的电阻分量和开关元件(即 TFT)的栅极漏极间的电容分量,即扫描线输入部分与像素输出配线部分的重叠区域产生的寄生电容,会引起扫描线信号的延迟,因而导致闪变的面内分布即显示画面的均匀性变坏。下面,说明该问题。

图 5 示出有源矩阵型液晶显示元件的通用等效电路。其中,多根扫描线 101 与多根信号线 102 正交配置并在它们的交点处设置开关元件即 TFT103。图上虽然分别用 3 根表示扫描线 101 及信号线,但应当看到这些根数比实际的少得多。存



储电容 105 用于提高施加给液晶电容 104 的像素电压的保持性。TFT103 其结构上在栅极漏极间存在寄生电容 (Parasitic capacitance) 106 (Cgd)。

图 6 示出 TFT 的一般结构图。TFT 具有栅极 201 (扫描线), 源极 202 (信号线) 及漏极 203 (像素输出配线部分)。栅极 201 与漏极 203 间夹有绝缘层 207 并具有栅极与漏极的重叠区 204。由该重叠区 204 在 TFT 的栅极与漏极间造成寄生电容 106 (Cgd)。

图 6 中虽未图示, 但在与源极 202 及漏极 203 的与栅极 201 相反的一侧, 即在正视图 6 的状态下在漏极 203 等的上方, 配有液晶, 并通过具有上述电极的 FET 对该液晶施加信号。在与 FET 相对的液晶侧配有对向电极 (Counter electrode)。

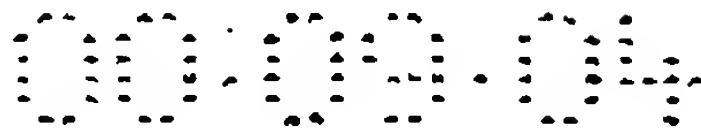
图 7 是表示图 1 所示有源矩阵型液晶显示元件工作的信号波形。表示通过图 5 所示扫描线 101 加给 TFT103 栅极的栅极电压 301 (扫描线信号)、加给 TFT103 的源极 202 的信号电压 302 和像素电压 303 的它们相对的时间关系及波形变化。像素电压是像素电极取出的电压。如图 7 所示, 通过所选扫描线的扫描信号, 使 TFT 的栅极电压 301 为 ON 状态, 则信号电压 302 经 TFT 供给像素电极。相反, 栅极电压从 ON 状态 (高: HIGH) 变为 OFF (低: LOW) 状态时, 像素电压 303 随寄生电容 106 (Cgd) 变化。该像素电压 303 的变化 ΔV_p 称为馈通电压 (Feedthrough voltage)。若设定栅极电压 301 的振幅为 V_g 、液晶电容 104 的值为 C_{lc} 、存储电容 105 的值为 C_{st} , 则馈通电压 ΔV_p 可用下式 (1) 近似表达。

$$\Delta V_p = V_g \cdot (C_{gd}/C_t) \quad \text{..... (式 1)}$$

其中, $C_t = C_{lc} + C_{st} + C_{gd}$

为了补偿像素电极中产生的不希望有的馈通电压 ΔV_p , 通常是将加给所述对向电极的电压调整到适当的值。但是即使将加给对向电极的电压调整到适当的值, 也会由于伴随液晶屏的尺寸及像素数的增加而不能忽略扫描线 101 的电容分量 C 及电阻分量 R , 因而它们的 CR 时间常数引起的信号延迟问题依然存在。

图 8 示出栅极电压 (扫描线 101 的电压) 存在延迟时的像素电压的变化。此时, 信号电压在栅极电压为 ON 状态下加给像素电极。当栅极电压从 ON 状态变为 OFF 状态时, 产生与前述相同的现象, 一旦产生信号延迟, 栅极电压 301 就发生变化, 一旦该栅极电压发生变化, 则像素电压受寄生电容 106 (Cgd) 的影响而变化, 与此同时, TFT 瞬间不会成为 OFF 状态, 因而信号电压会同时向像素电极充电。此时, 加给对向电极的电压的大小和液晶显示画面内的液晶施加电压差也受到影响, 从而液晶画面产生闪变, 使液晶显示元件的画质 (图像质量) 下降。



近来，为了排除随液晶显示元件尺寸增大和分辨率提高而产生的不希望的变化，开发并提出种种方法。基本的课题是怎样将式(1)的馈通电压 ΔV_p 作得小。为了减小馈通电压 ΔV_p ，如式(1)所示，采用将存储电容 C_{st} 作大的方法。但是，该方法中随此必定要提高 TFT 的驱动能力，从而肯定要加大元件尺寸。因而，在该方法中，结果连带到增加寄生电容，不能说是有效的。另外，从式(1)可见，也可采用减小 TFT 的寄生电容 $106(C_{gd})$ 来减小馈通电压 ΔV_p ，至今，发表了关于开发减小寄生电容的具体工序的众多方案。但是，即使通过改进、改善液晶显示元件和 TFT 的制造工序能使寄生电容减小到实际上能忽略的程度，事实上也难以排除 TFT 沟道部分的电容分量。因而，若显示元件高分辨率向前进展并要求 TFT 提高运转速度，就必须提高 TFT 的驱动能力，进而必定加大 TFT 的尺寸。这与增加 TFT 的寄生电容相关联，因而不能成为有效的对策。

在采用 TFT 作为开关元件的有源矩阵方式中，作为已有技术已知有日本特开平 9-258261 号公报(下面称为已有技术 1)所揭示的避免加大馈通电压的方法。在该已有技术 1 中揭示了，随着到达栅极总线的远端而加大 TFT 的尺寸，或在包含将源极与像素电极相连的 TFT 的液晶屏中，随着到达栅极总线(相当于本发明的扫描线)的远端(终端)而缩小各像素电极的尺寸。

但是，在已有技术 1 中所揭示的技术思想是让 TFT 的尺寸不同，因而难以找到整个有源矩阵型液晶显示元件都满意的液晶驱动条件。

为了抑制有源矩阵型液晶显示元件中产生闪变，例如日本特开平 5-232512 号公报(下面称为已有技术 2)中揭示了一种技术思想，即在提供栅极信号(扫描信号)的栅极线(扫描线)的输入侧和远端侧控制开关元件(TFT)的沟道的宽度(W)与长度(L)的比 W/L 。在已有技术 2 中揭示了，通过在栅极线的远端使开关元件(TFT)的漏极电流变大，减小接通(ON)电阻，减小开关元件具有的时间常数，对栅极线的线电阻引起的延迟时间进行修正，从而使充电特性一致。

这种已有技术 2 也与已有技术 1 一样，由于肯定是从栅极信号的输入端侧至其远端侧(按与终端相同的含义使用)加大形成连接栅极线的开关元件(TFT)的沟道宽度(W)与长度(L)的比 W/L ，因而也难以找到满意的液晶驱动条件，缺少实用性。

另外，在日本特开平 5-232509 号公报(下面称为已有技术 3)中对采用 TFT 的有源矩阵液晶显示装置揭示了在栅极信号的输入侧和其远端侧使辅助电容(Auxiliary capacitance)不同而抑制闪变的技术思想。

已有技术 3 是，为了通过在输入端侧和其远端侧减小从栅极线提供的栅极信



号因充电特性或寄生电容 CGS 产生的耦合来消除产生辉度倾斜和部分闪变的问题，故在输入端侧加大而在远端(终端)减小辅助电容。

为了进一步抑制液晶显示装置中的闪变，日本特开平 11-84428 号公报(下面称为已有技术 4)中揭示了在信号线的输入侧减小和在其远端侧加大栅极与源极间电容的结构。

已有技术 4 所揭示的构成是，利用上述结构调整栅极源极间电容来减小像素电极的电位下降分量在像素间的差。该已有技术 4 揭示了与本申请发明的技术思想类似的构成。

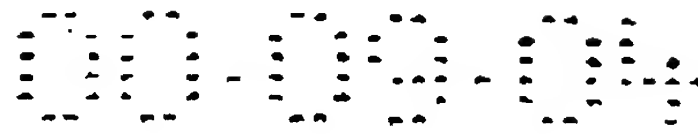
也即，揭示了分别在图 27(a)中的输入端侧像素的 TFT 和在图 27(b)中的远离输入端侧(远端)的 TFT，并揭示了在源极 SDI 设有调节图形(pattern)12。而且还揭示了该调节图形 12 设置得远离规定薄膜晶体管 TFT 的沟道长度 L 及沟道宽度 W 的部分。

但是，已有技术 4 并未揭示本发明所揭示的源极与漏极大致平行配置的思想。也未揭示将这两种电极与栅极大致正交配置。另外，也未揭示通过调整与源极相对的漏极的相反侧的边长度来调整栅极与漏极产生的寄生电容，和为了调整漏极宽度而在栅极上漏极附近设有空间部分。

本发明的目的在于提供一种有源矩阵型液晶显示元件及其制造方法，它能改善构成显示屏设计上的大问题的辉度分布、闪变分布等显示画面的均匀性，以适应液晶显示元件的大型化和高分辨率。

为了解决上述课题，本发明的有源矩阵型液晶显示元件，在基板上配置有多根扫描线，多根信号线，多根像素电极，和包含扫描线输入部分、信号线输入部分及像素输出配线部分的多个开关元件；所述信号线输入部分与所述像素输出配线部分相互相向且大致平行配置，而且它们与所述扫描线大致垂直配置成矩阵状；所述像素电极和所述开关元件设置在所述扫描线与所述信号线交点附近；所述扫描线连接所述开关元件的所述扫描线输入部分，所述信号线连接所述开关元件的所述信号线输入部分，所述像素电极连接所述开关元件的所述像素输出配线部分；在所述像素输出配线部分附近设置有抑制该有源矩阵型液晶显示元件的馈通电压在扫描线输入端侧与其远端侧不同引起的显示画面闪变的闪变抑制手段。

由此，在所述扫描线上并与所述信号配线部分不相对的一侧加宽像素输出配线的宽度，因而不影响 TFT 的沟道宽度或沟道长度，就能调节闪变抑制



手段的寄生电容。

本发明另一方面的有源矩阵型液晶显示元件，其特征在于，所述权利要求 1 的闪变抑制手段是所述像素输出配线部分的一部分，配置在远离所述信号线输入部分一侧。由此，能调节闪变抑制手段的寄生电容量，而不妨碍 TFT 的沟道宽度和沟道长度的尺寸。

本发明的另一发明的有源矩阵型液晶显示元件是在权利要求 1 所述的有源矩阵型液晶显示元件中，其特征在于，闪变抑制手段的寄生电容的调整是通过在扫描线上像素输出配线部分附近设置的空间部分调整所述像素输出配线部分的配线宽度进行的。由此，将调整寄生电容用的空间部分预先配置在像素输出配线部分的邻近部分，能方便设定寄生电容。

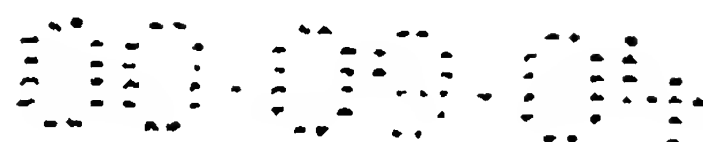
本发明的另一发明的有源矩阵型液晶显示元件是在权利要求 1 至 3 任一权利要求所述的有源矩阵型液晶显示元件中，其特征在于，所述扫描线、信号线和像素输出配线部分分别连接 TFT 的栅极、源极和漏极，通过调整远离所述源极侧的所述漏极一部分的配线宽度进行所述闪变抑制手段的寄生电容调整。由此，即使调整漏极的配线宽度也不会影响到源极侧，因而不会影响到 TFT 的沟道宽度和沟道长度的尺寸。

本发明的另一发明的有源矩阵型液晶显示元件是在权利要求 1 所述的有源矩阵型液晶显示元件中，其特征在于，闪变抑制手段的寄生电容调整是通过在扫描线上像素输出配线部分附近添加留用的空间部分并调整所述像素输出配线部分的配线宽度进行的。由此，预先配置有调整寄生电容用的空间，能容易调整寄生电容。

本发明的另一发明的有源矩阵型液晶显示元件是在权利要求 1 所述的有源矩阵型液晶显示元件中，其特征在于，所述闪变抑制手段中从扫描线的输入端侧至其远端侧的寄生电容的大小选择得使输入端侧的小，而其远端侧的大。由此，能调节产生闪变的馈通电压，使其在输入端侧和其远端侧具有所需大小或规定的关系。

本发明的另一发明的有源矩阵型液晶显示元件是在权利要求 5 所述的有源矩阵型液晶显示元件中，其特征在于，从扫描线输入端侧至其远端侧，以块为单位进行所述闪变抑制手段中电容的调整。由此，即使不一个一个调节 TFT 的寄生电容，也能将闪变抑制到实用上无妨碍的程度。

此外，本发明是一种有源矩阵型液晶显示元件的制造方法，其特征在于，



在制造如权利要求 1 至 6 任一权利要求所述的有源矩阵型液晶显示元件时，改变曝光条件以制备闪变抑制手段。由此，在实际液晶显示元件的制造工序中能采取闪变对策，而不增加工序。

本发明的另一发明的有源矩阵型液晶显示元件的制造方法，是在制造如权利要求 1 至 6 任一权利要求所述的有源矩阵型液晶显示元件时，按照曝光用掩模规格制备闪变抑制手段。由此，用曝光用掩模设定像素输出配线部分的配线宽度，故能确保寄生电容大小的调整。

附图概述

图 1 是本发明实施形态 1 及 2 中有源矩阵型液晶显示元件等效电路图；

图 2(a) 及 (b) 是本发明实施形态 1 中 TFT 的顶视图；

图 3 是表示本发明有源矩阵型液晶显示元件中对向电压最佳值测定结果的曲线图；

图 4(a) 及 (b) 是本发明实施形态 2 的 TFT 的平面配置图；

图 5 是已有有源矩阵型液晶显示元件等效电路图；

图 6 是已有 TFT 的主要部分剖面图；

图 7 是表示已有有源矩阵型液晶显示元件工作的波形图。

图 8 是表示已有栅极电压存在信号延迟时像素电压变化的波形图。

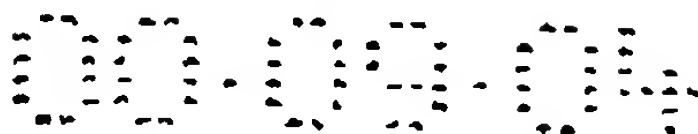
下面，参照附图说明本发明各实施形态。

上述各附图中标号说明。101—扫描线，102—信号线，103—开关元件(TFT 元件)，104—液晶电容，105—存储电容，106—寄生电容，107—像素电极，201—栅极，202—源极，203—漏极，204—栅极漏极的重叠部分，205—像素电极，206—像素输出配线部分，207—绝缘层，301—栅极电压，302—信号电压，303—像素电压。

实施形态 1

图 1 表示本发明实施形态 1 的有源矩阵型液晶显示元件的等效电路图的一部分。扫描线 101 与信号线 102 大致正交配置成多根。扫描线 101 的连接端连接未图示的行驱动器，多个开关元件(TFT)103 的栅极分别连接对应的扫描线 101。

正视图 1 从左(扫描线的输入侧)向右(扫描线的远端侧)经扫描线 101 分别向多个 TFT103 的栅极提供栅极电压。在图 1 中，配置在左侧的上下 2 个 TFT103，即开关元件 103(m-1, n) 及 103(m, n) 配置在扫描线的输入侧，而



配置在它们右侧的上下 2 个 TFT103, 即开关元件 $103(m-1, n+1)$ 及 $103(m, n+1)$ 配置在扫描线的远端侧。图 1 中, 为了制图方便只不过示出这 4 个 TFT103, 但应当看到, 实际的显示元件所配置的开关元件 103 要大大超过 4 个。

多根信号线 102 连接未图示的列驱动器, 该多根信号线 102 分别连接对应它们的多个开关元件 103 的源极。

多个开关元件 103 的各漏极分别连接对应的像素电极 107, 并且在像素电极 107 与未图示的对向电极间形成存储电容 104 和液晶电容 105。

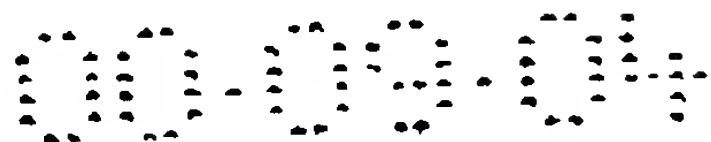
开关元件 (TFT) 103 例如可以是将非晶硅作为半导体层的薄膜晶体管。TFT103 的漏极与栅极间结构上存在寄生电容 106。本发明的技术思想是不减小、排除该寄生电容, 而是积极加以利用, 预先配置栅极 201 和设置其大小, 使得将其大小设定在所要的值上。

第 $(m-1, n)$ 个 TFT103 配置成与第 $(m-1)$ 根扫描线 101 和第 n 根信号线 102 电连接。第 (m, n) 个 TFT103 配置成与第 m 根扫描线 101 和第 n 根信号线 102 电连接。第 $(m-1, n+1)$ 个 TFT103 配置成与第 $(m-1)$ 根扫描线 101 和第 $(n+1)$ 根信号线 102 电连接。第 $(m, n+1)$ 个 TFT103 配置成与第 m 根扫描线 101 和第 $(n+1)$ 根信号线 102 电连接。

图 2 示出图 1 所示实施形态 1 的 TFT103 的顶视图。图 2(a) 示出配置成图 1 矩阵状多个 TFT103 中第 $(m-1, n)$ 个及第 (m, n) 个的任一个, 图 2(b) 示出 TFT103 中第 $(m-1, n+1)$ 个及第 $(m, n+1)$ 个。

在图 2(a) 及 (b) 中, 正面看这些图, 扫描线信号 (栅极信号) 从左侧加到右侧。也即, 图 2(a) 所示 TFT 配置在信号输入侧, 而图 2(b) 所示 TFT 配置在其远端侧 (终端侧)。

图 2(a) 与 (b) 的差别在于, 漏极 203 的不与源极 202 相对的一边被调整, 从而宽度 $W2$ 被调整, 使 TFT 的栅极 201 与漏极 203 的重叠部分 204 的面积, 即寄生电容 106 设定在规定值。换言之, 本发明只不过在扫描线上即栅极 201 上与像素输出配线部分的信号线相对的面附近留有调整漏极大小用的空间部分。这里, 所谓空间部分是指与扫描线 (栅极 201) 及信号线 (源极 202) 相同的层也即绝缘膜 207 上方不存在配线和元件的区域。也就是说, 本发明调整寄生电容的闪变抑制手段的结构包含相当于像素输出配线部分的漏极 203, 和通过绝缘膜 207 设置在栅极 201 上为调整该漏极 203 的配线宽度 $W2$ 所准备的空间部分。



漏极 203 的一端配置在与栅极 201 一端相同的线上或跨越栅极配置。也即，漏极 203 配设成跨越栅极 201 的宽度 $W1$ 。由此，能够加宽栅极 201 与漏极 203 之间形成的寄生电容 106 的调整范围。

TFT 的源极区 S 及漏极区 D 的全体配置得从栅极 201 看不到。这样，漏极 203 能延伸到栅极 201 的端部，进一步扩大了寄生电容 106 的调整范围。

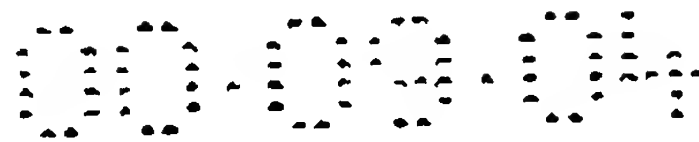
TFT 的栅极、漏极间的寄生电容 106 的调整、设定可以从扫描线 101 的输入端侧至其远端侧按照 TFT103 的一个一个单位渐增进行，也可以不按照 TFT103 的一个一个单位，而以液晶显示元件的块为单位进行，例如，也可从扫描线输入端侧至其远端侧一分为三，在各区间中的 TFT103 的栅极漏极间的寄生电容 106 基本固定。即，也可以将寄生电容 106 的大小设定为 3 类。

如图 2 所示，栅极 201 共用扫描线 101 的一部分。源极 202 共用信号线 102 的一部分。漏极 203 连接漏极区 D 并共用像素输出配线部分 206 的一部分共有。像素输出配线部分 206 的一端连接像素电极 205 并用斜线部分表示栅极 201 与漏极 203 的重叠部分 204。该栅极 201 与漏极 203 的重叠部分 204 就是 TFT103 的寄生电容区部分，也是构成本发明闪变抑制手段的一部分。

图 2 中，源极 202(信号线 102)及漏极 203 至少在栅极 201 附近相互相对且平行配置，而且，这两个电极大致与栅极 201(扫描线 101)正交配置。源极 202 连接例如用非晶硅层形成的 TFT103 的源极区 S，漏极 203 连接漏极区 D。栅极 201 的电极宽度 $W1$ 如图 2 清楚表明，设定得比电极 203 的电极宽度 $W2$ 宽。栅极 201 与漏极 203 的重叠部分 204 的面积为电极宽度 $W1$ 与 $W2$ 的积。因此，如果将栅极电极 201 的电极宽度 $W1$ 设定为尽可能大的值(宽度)，那么要获得相同的面积时，可取小的漏极 203 的电极宽度 $W2$ 。

栅极 201 例如形成在玻璃等绝缘基板上。如果参看图 6，则栅极 201 形成在未图示的例如绝缘基板上。由于在该绝缘基板上只形成未对其图示的存储电容 105 的一电极，故栅极 201 的电极宽度 $W1$ 只要考虑存储电容电极的一电极的大小，因此，作为另一例，栅极的宽度和长度可不受源极 202 和漏极 203 的尺寸影响而加以设定。如果将栅极 201 的电极宽度 $W1$ 尽可能作得大(宽)，就能获得使液晶显示元件大致一样平坦的附加效果。

也即，本发明在于，第 1 将栅极 201 的电极宽度 $W1$ 设定得尽可能大。第 2 将源极 202 与漏极 203 大致平行配置还与栅极 201 大致垂直(正交)配置。第 3 则栅极 201 与漏极 203 间的寄生电容的调整是通过在栅极长度方向上调整漏



极 203 的宽度进行。

下面，说明寄生电容 106 值的具体设定和调整。作为本例，在形成薄膜图形构成 TFT103 的漏极 203 的工序中，通过改变曝光时的曝光级扫描速度或曝光量以控制缩小修正值，使所形成的有源矩阵型液晶显示元件具有如图 2 所示，在扫描线 101 扫描方向上的第 n 个 TFT 的寄生电容区比第 $(n+1)$ 个 TFT 的寄生电容区小的图形。将该结构的图形应用于 13.3 型 XGA 的液晶屏，测定扫描线 101 的电压供给端、中心部分及远端的对向电压的最佳值（闪变特性的最佳值）。

图 3 示出本发明与已有技术例的对向电压最佳值的测定结果。图 3 中曲线 31 表示已有结构液晶屏的测定值。已有技术显示屏在供电点附近与供电终端产生约 0.3V 左右的差，即使将整个液晶屏调整到对向电压最佳值，也能看到闪变。然而曲线 32 表示实施形态 1 结构的液晶屏的测定值，电压供给端与供电终端的差被抑制到 0.1V 以下，若调整到对向电压最佳值，就看不到闪变，大幅度提高了显示画面特性的均匀性。

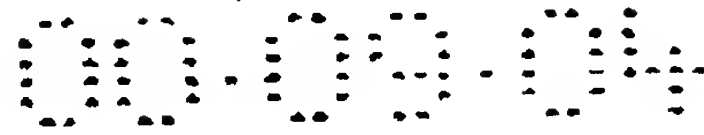
图 6 为图 2 中 TFT103 顶视图所示部分的剖面图。栅极 201 形成在例如未图示的基板上。栅极 201 共用扫描线的一部分。源极 202 共用信号线的一部分。漏极 203 共用像素输出配线部分的一部分。栅极 201 与漏极 203 的重叠部分 204 用虚线和箭头示出。

实施形态 2

实施形态 2 的有源矩阵型液晶显示元件的等效电路示于图 1，与实施形态 1 的相同。作为本例，在形成薄膜图形构成 TFT103 的漏极 203 的工序中所形成的有源矩阵型液晶显示元件，曝光时采用图 4(a)所示连接扫描线 101 的第 n 个 TFT 漏极 204 的宽度 w_n 比图 4(b)所示第 $(n+1)$ 个 TFT 漏极 204 的宽度 (w_{n+1}) 小的光掩模控制各个漏极的宽度，调整了 TFT103 的栅极漏极间的寄生电容。将该结构的图形应用于 13.3 型 XGA 的液晶屏，并测定扫描线的电压供给端、中心部分及终端的对向电压最佳值（闪变特性的最佳值）。

图 3 中曲线 33 示出实施形态 2 的液晶屏的测定值。实施形态 2 液晶屏中电压供给端与终端的对向电压最佳值的差在 0.1V 以下，看不到闪变，大大提高了显示画面特性的均匀性。

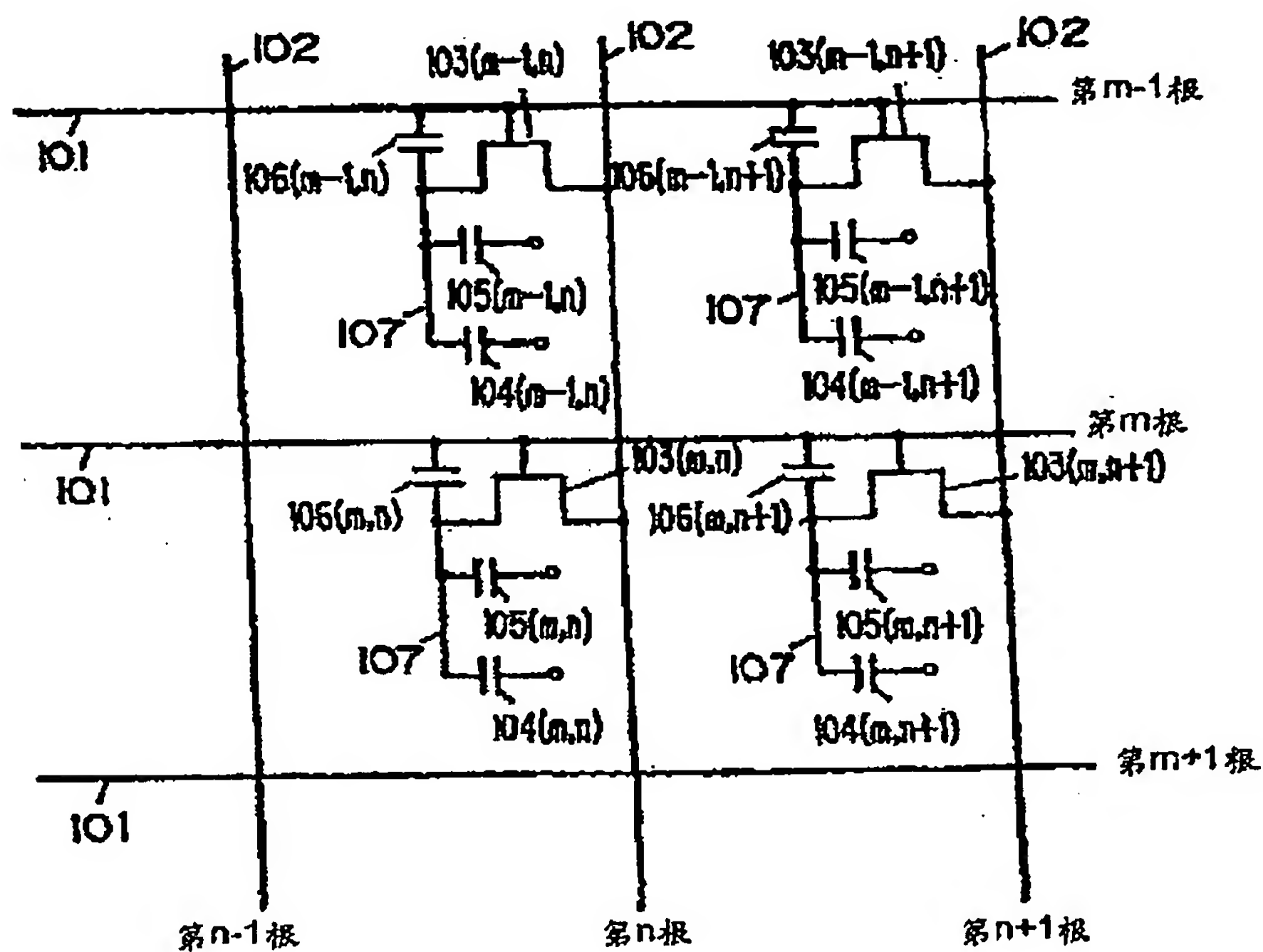
如上所述，按照具有本发明结构的有源矩阵型液晶显示元件的液晶屏，对于随着液晶大尺寸化、高分辨率而在设计上成为严重问题的因配线延迟及



TFT 寄生电容影响而产生的闪变等图像质量问题，由于使得寄生电容具有面内分布，故能提高显示画面的均匀性，实现高画质的液晶屏。

00-00-00

说明书附图



图

1

00-09-04

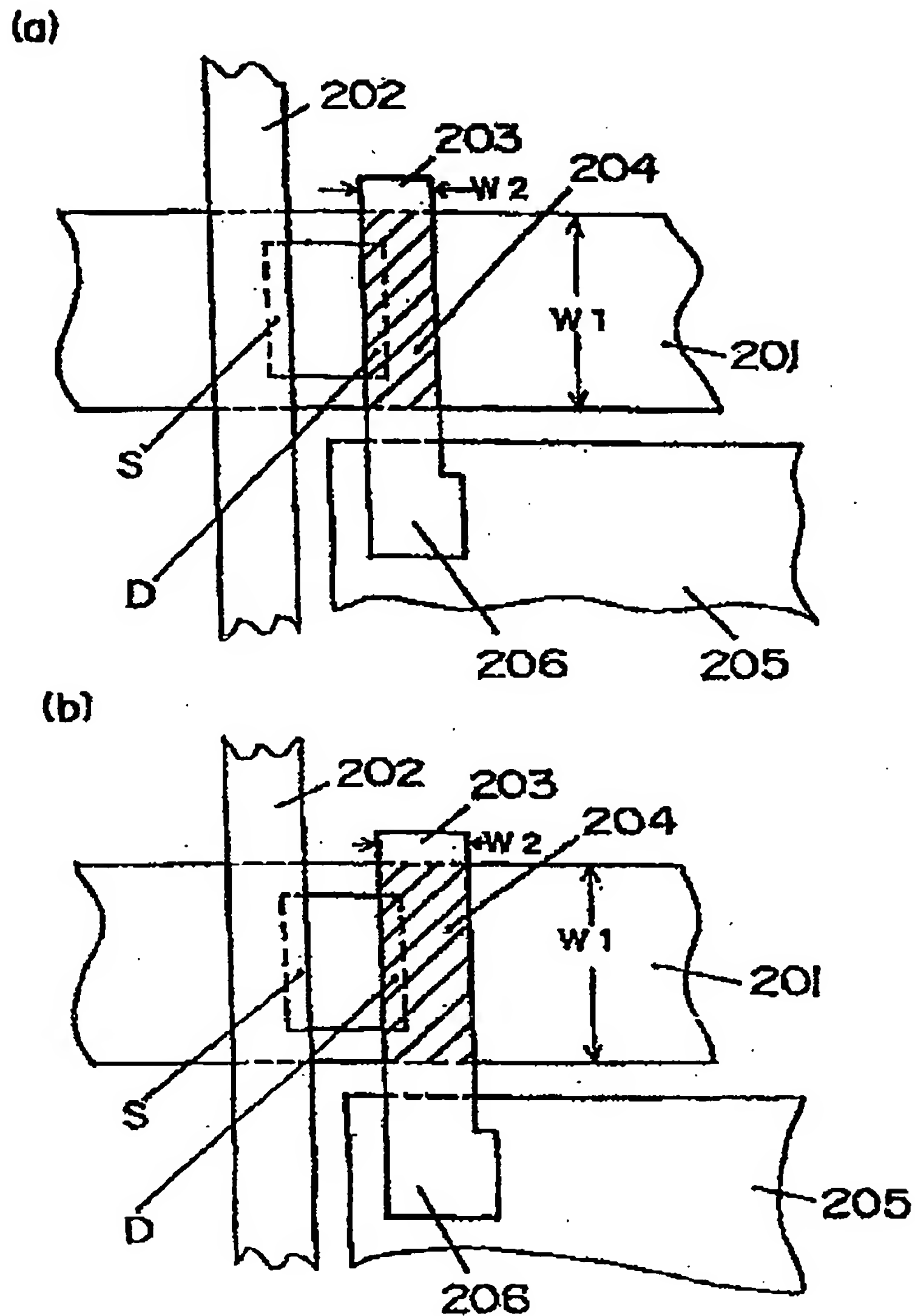


图 2

00-09-04

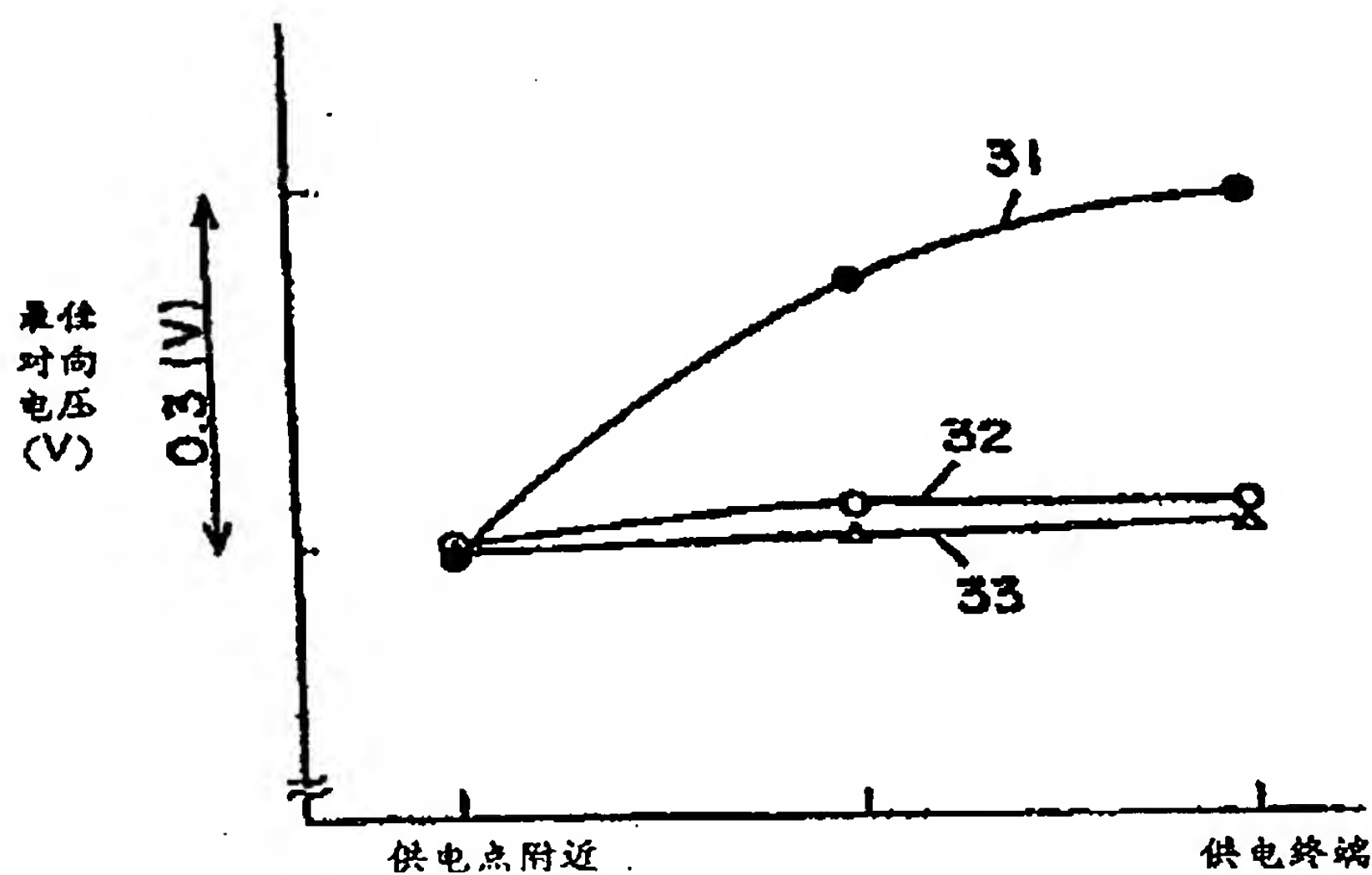
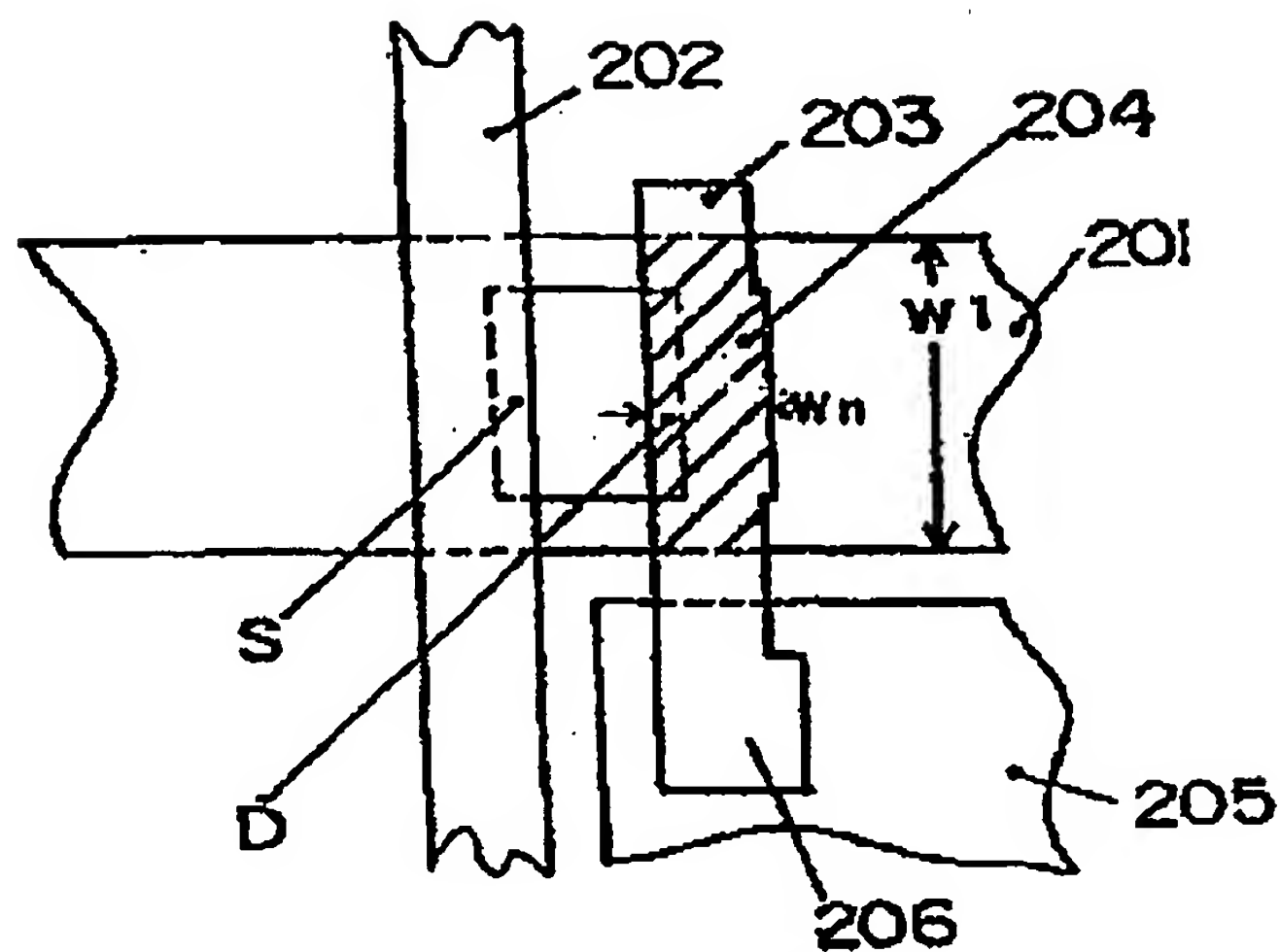


图 3

00-09-04

(a)



(b)

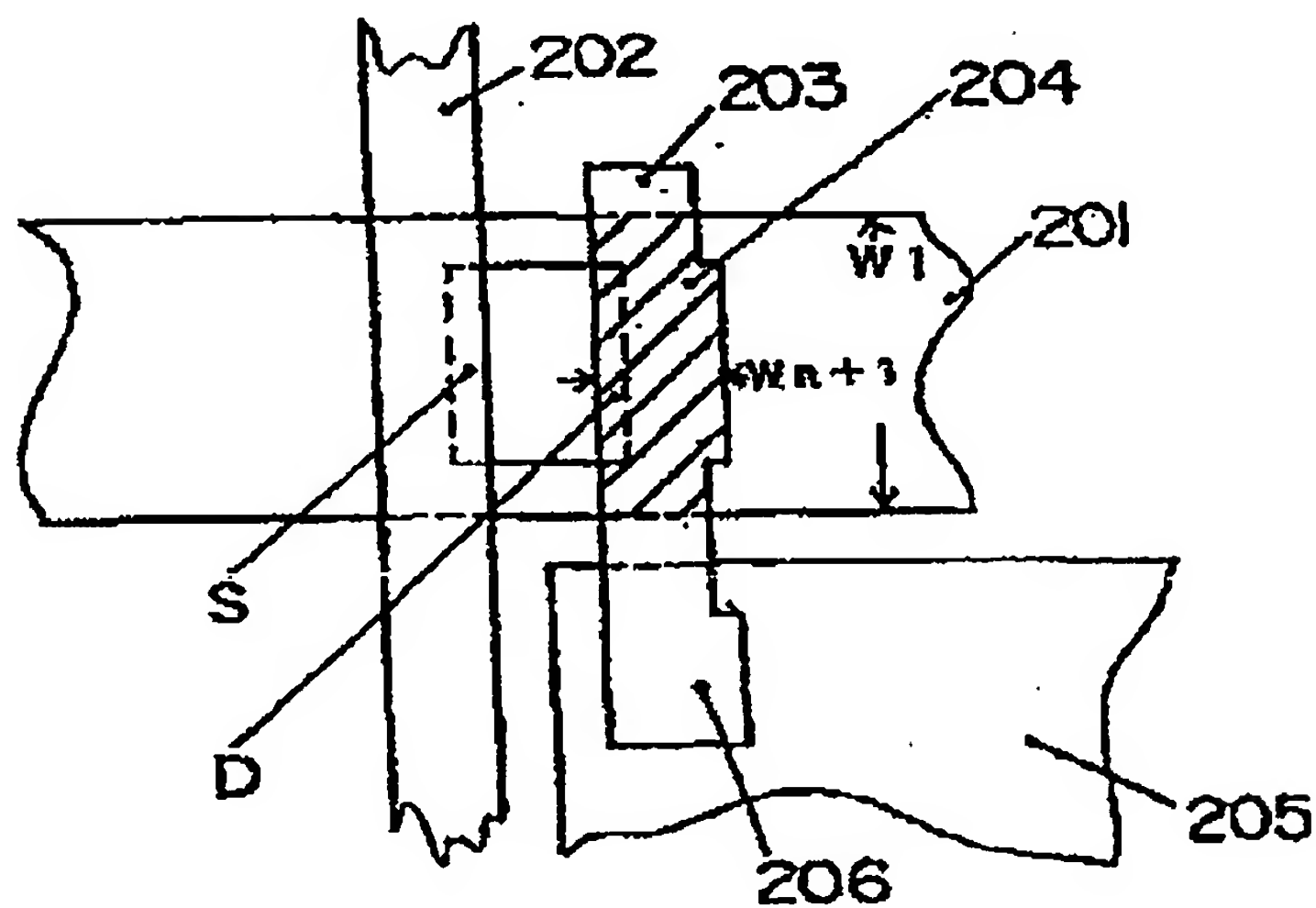


图 4

00-09-04

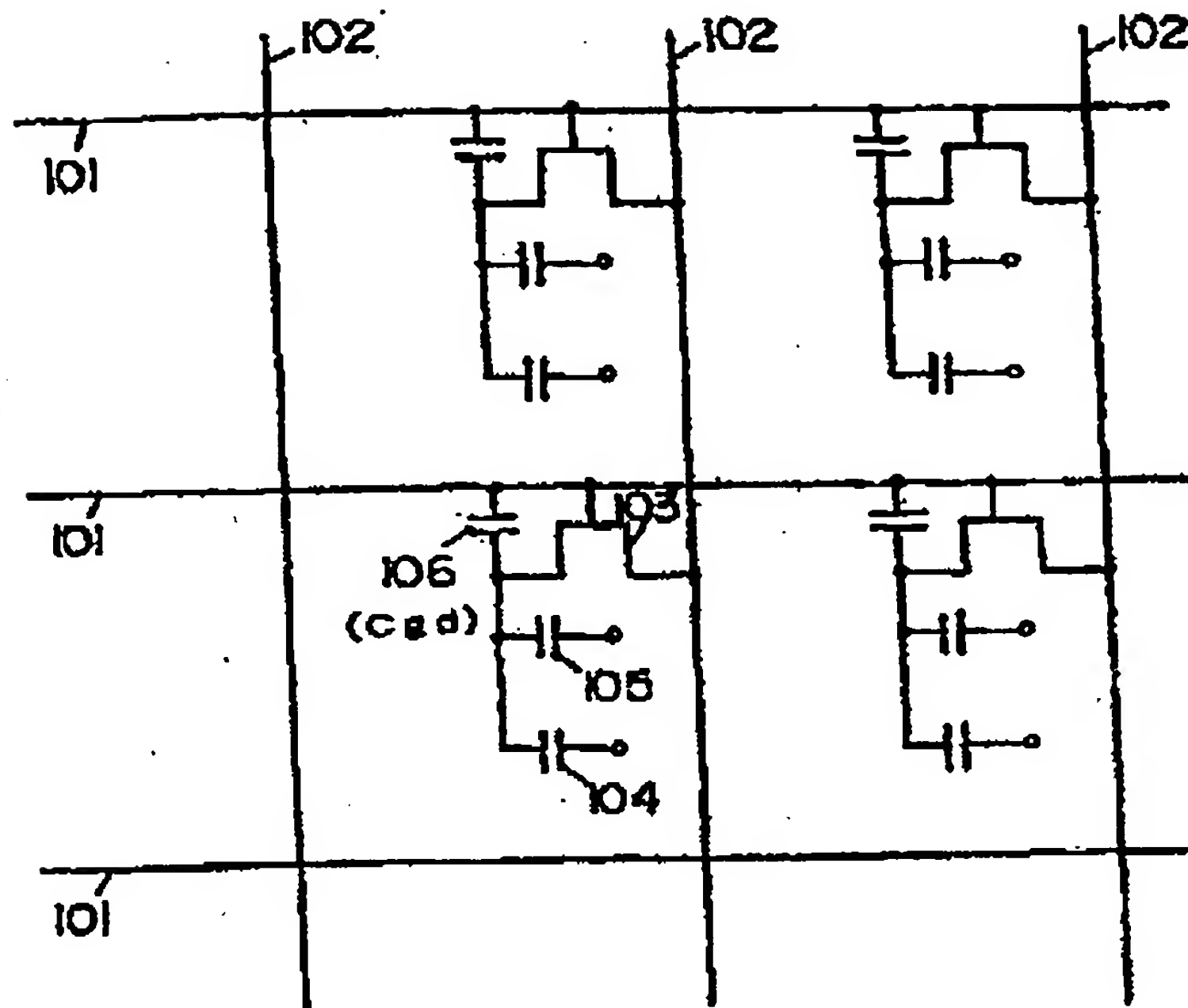


图 5

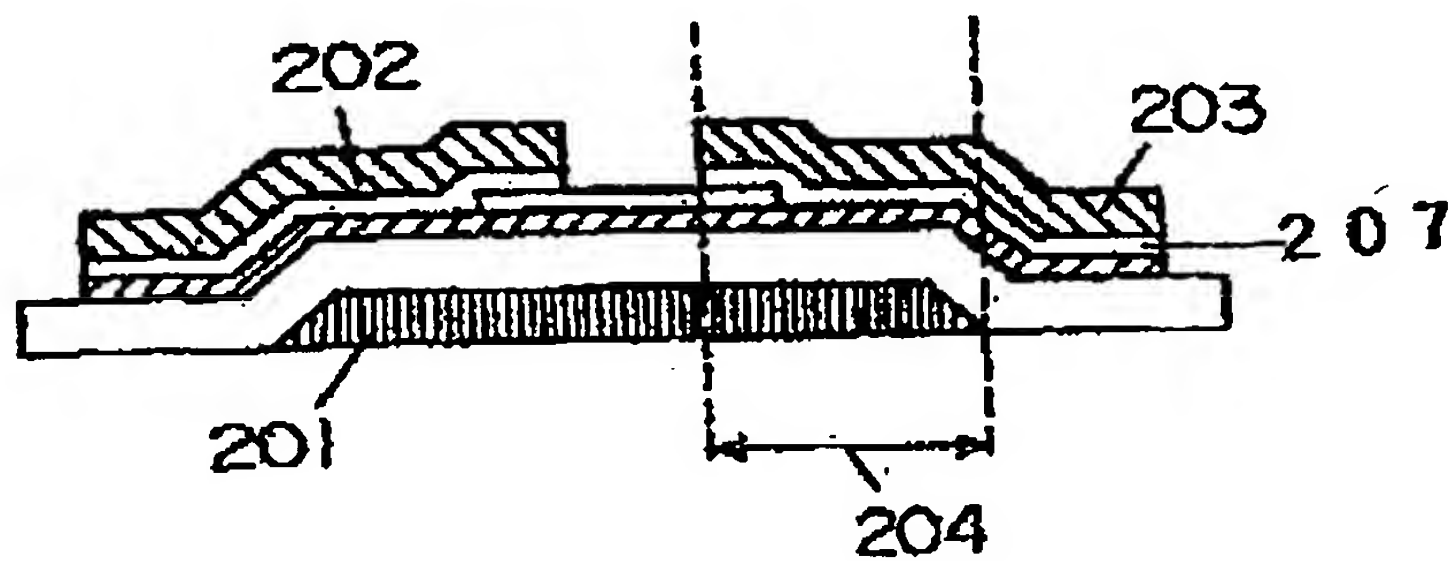


图 6

00-00-04

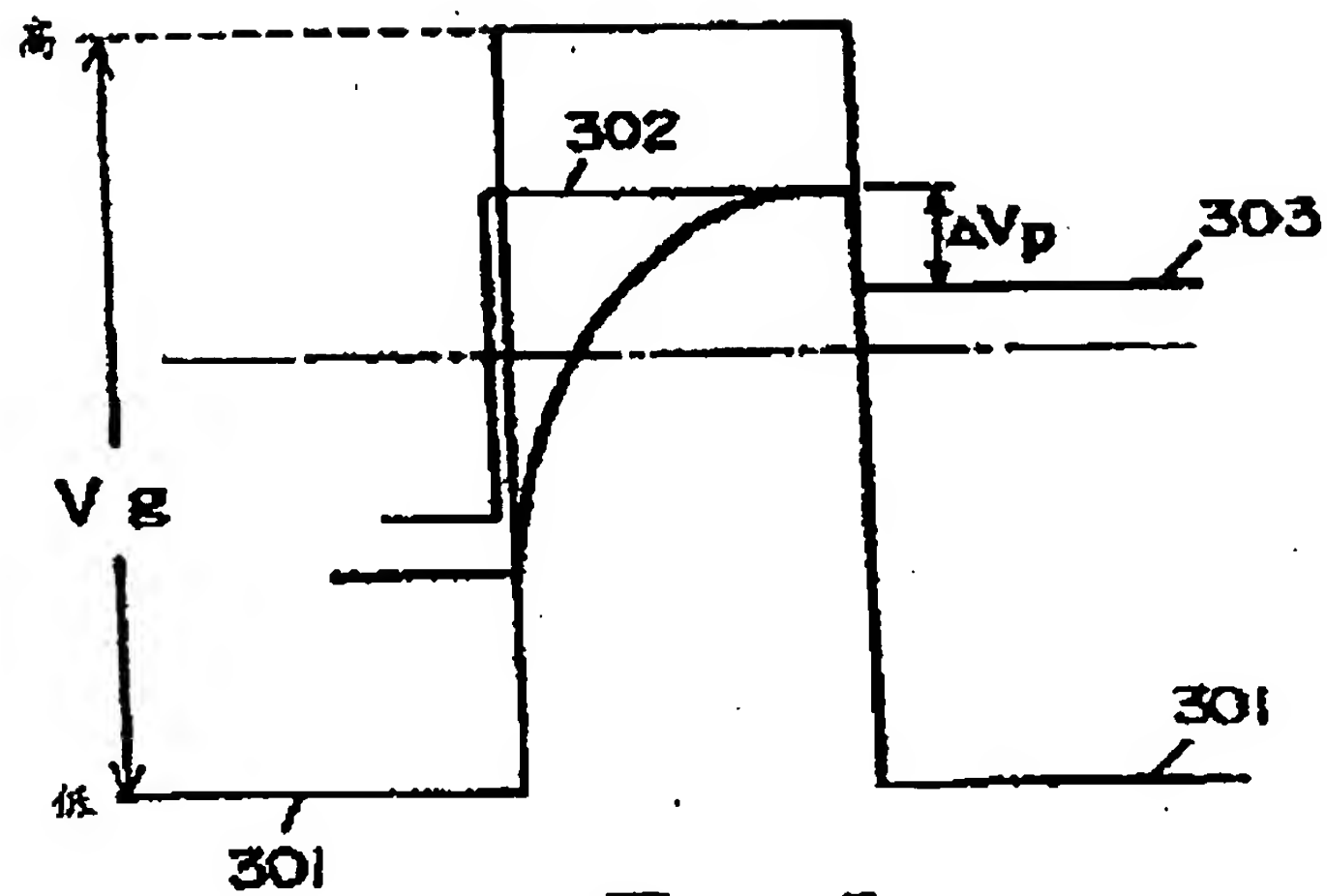


图 7

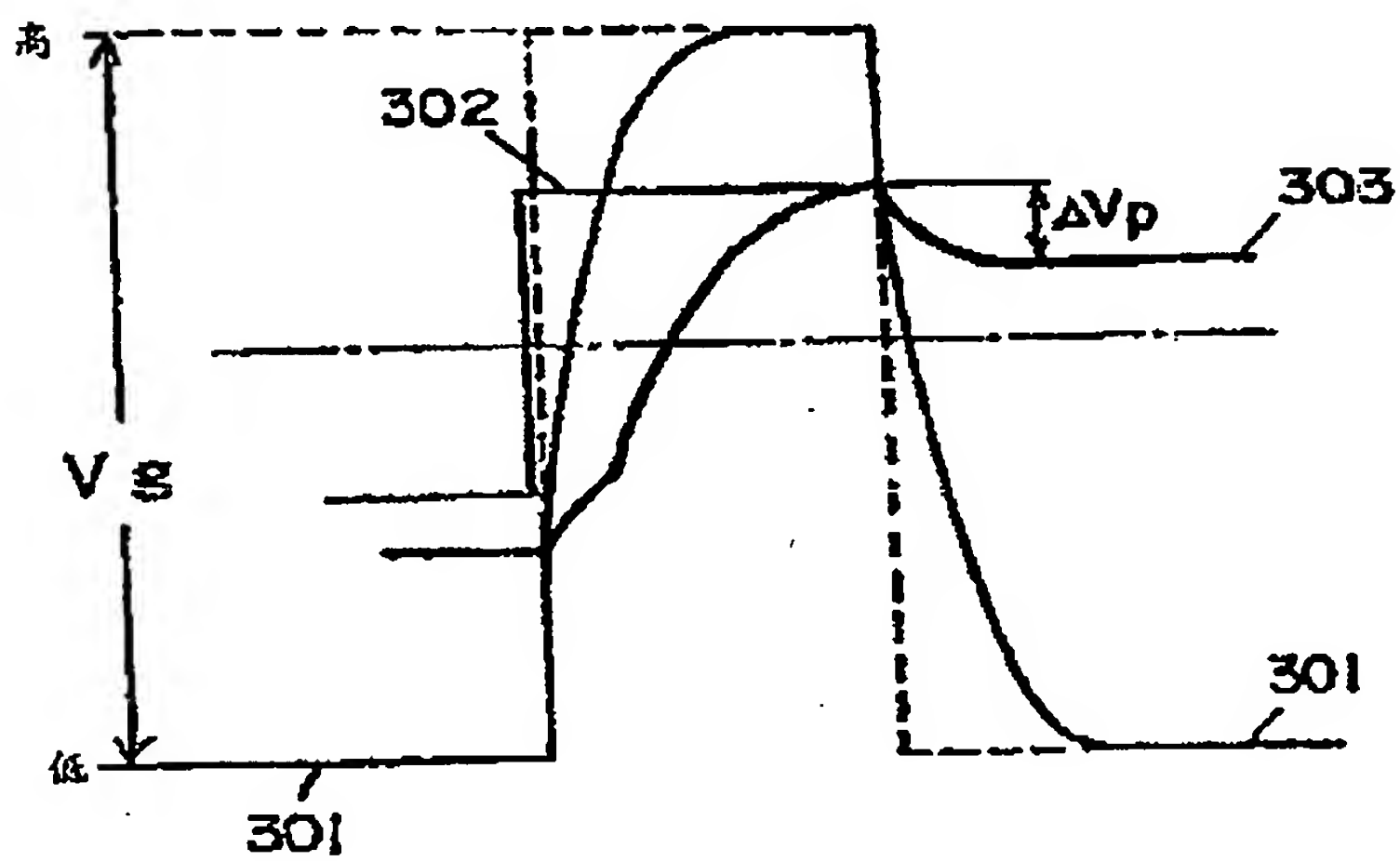


图 8